

УДК 621.396
DOI: 10.26467/2079-0619-2018-21-2-122-131

АНАЛИЗ СИНТЕЗАТОРА ЧАСТОТ С ДРОБНО-ПЕРЕМЕННЫМ КОЭФФИЦИЕНТОМ ДЕЛЕНИЯ ДЕЛИТЕЛЯ

Б.И. ШАХТАРИН¹, Е.Г. КАЧАРМИНА¹, В.В. ВЕЛЬТИЩЕВ¹

¹Московский государственный технический университет им. Н.Э. Баумана,
г. Москва, Россия

Современные информационные и управляющие системы невозможно представить без подсистем синхронизации. Это базовые элементы, обеспечивающие слежение за частотой и фазой опорных и информационных сигналов, оценку информационных параметров, синтез опорных и тактовых сигналов. Синтезаторы частот (СЧ) нашли широкое применение из-за высокой скорости установки частоты, широкого диапазона сетки частот и минимального фазового шума в области рабочей частоты. Поскольку с массовым появлением специализированных микропроцессоров и с усовершенствованием систем автоматического проектирования реализуемость и повторяемость изделий стала проще, все чаще используются цифровые СЧ. Наибольшее распространение получили СЧ с делителем частоты на цифровых элементах, который служит для преобразования сигнала опорного генератора и управляемого генератора. Для СЧ с использованием делителя с целочисленным коэффициентом деления в цепи обратной связи существует ряд ограничений, таких как нижняя частота СЧ и шаг частоты СЧ. Для решения этой проблемы используют делители с дробно-переменными коэффициентами деления в цепи обратной связи, которые позволяют получать требуемый диапазон и шаг сетки частот СЧ. Проанализированы методы повышения качества спектральных и динамических характеристик цифровых синтезаторов в заданной полосе частотных отстройек. Описаны принципы функционирования синтезаторов частот с делителем с дробно-переменным коэффициентом деления, приведены структурные схемы. Представлены результаты имитационного моделирования в системе Simulink программного пакета MATLAB синтезаторов частот с делителем с дробно-переменным коэффициентом деления, реализованным различными способами, проведен сравнительный анализ спектральных характеристик полученных моделей.

Ключевые слова: синтезатор частот, делитель с дробно-переменным коэффициентом деления, сигма-дельта модулятор, квантование, спектральные характеристики.

ПРИНЦИП РАБОТЫ СЧ С ДДПКД

Делители частоты с фиксированным или переменным коэффициентом деления (ДФКД и ДПКД) служат для преобразования сигнала ОГ и УГ к частоте, на которой работает детектор. ДПКД в цепи обратной связи служит также для переключения частоты СЧ [1, 2].

Для СЧ с импульсно-фазовой автоподстройкой (ИФАП), построенном с использованием ДПКД в цепи обратной связи, существует ряд ограничений, вытекающих из элементарных математических выражений, связывающих частоту ОГ, коэффициенты деления, диапазон и шаг выходных частот СЧ [3].

Например, для ОГ с частотой $f_{REF} = 10 \text{ МГц}$, при коэффициенте деления $R = 50$ частота работы импульсного частотно-фазового детектора (ИЧФД) будет равна $f_{REF}^* = 10 \text{ МГц} / 50 = 200 \text{ кГц}$. Это дает ограничение на нижнюю частоту СЧ при $N_{min} = 1, f_{min} = N_{min} f_{REF}^* = 200 \text{ кГц}$, и на шаг частоты СЧ $\Delta f_{VCO}^* = f_{REF}^* = 200 \text{ кГц}$. Очевидно, что уменьшение шага частоты потребует пропорционального снижения частоты f_{REF}^* . И хотя решение, при котором для перестройки СЧ варьируется не только коэффициент деления в цепи обратной связи, но и делитель ОГ, технически реализуемо, но влечет необходимость динамического изменения параметров фильтра нижних частот (ФНЧ) и ухудшает динамические показатели синтезатора при переключении частот [4, 5]. Поэтому такое решение применяется только для неперестраиваемых СЧ с фиксированной выходной частотой. Кроме того, значение номи-

нала частоты выходного колебания СЧ может точно не выражаться дробным соотношением коэффициентов деления ДФКД $f_{VCO} = N / R \cdot f_{REF}$ с учетом ограничений на разрядность и быстродействие делителей N и R [6]. Для решения этой проблемы в одноконтурном СЧ с ИФАП используют делители с дробно-переменными коэффициентами деления в цепи обратной связи, которые позволяют получать требуемый диапазон и шаг сетки частот СЧ, хотя и при некотором ухудшении спектральной чистоты выходного колебания СЧ.

Для того, чтобы получать сигналы с частотами, не кратными частоте опорного генератора (точнее, частоте сравнения, т. е. $f_o = f_{o.c.} / R_d$, где R_d – коэффициент деления ДФКД), используют СЧ с ДДПКД (делитель с дробно-переменным коэффициентом деления).

На рис. 1 представлена структурная схема СЧ с ДДПКД, который выделен пунктирным прямоугольником. В его состав входят цифровой накопитель кода фазы с объемом M , счетчик с ограничением q и цифровой делитель частоты [7, 8]. Принцип работы такого делителя основан на формировании дробной части коэффициента деления путем периодического варьирования во времени целочисленного коэффициента деления между значениями N и $(N + 1)$ таким образом, что среднее значение результата деления на временном интервале варьирования соответствует заданной дробной части.

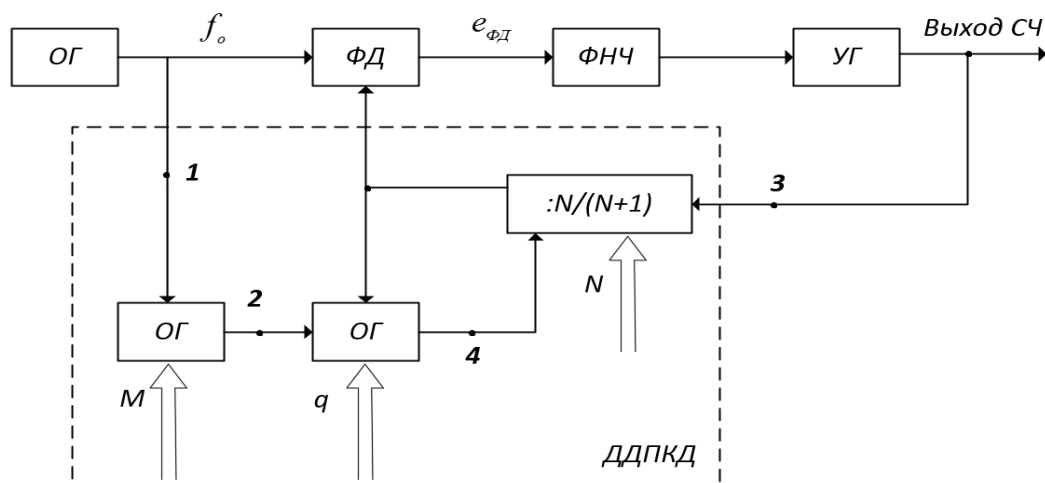


Рис. 1. Структурная схема СЧ с ДДПКД
Fig. 1. Structural diagram of FS with FVCD

Узел ДДПКД работает следующим образом: допустим, что в некоторый момент времени в накопителе фазы и в счетчике записаны нули. Каждый импульс с выхода управляемого генератора поступает на делитель частоты. Сигнал с выхода делителя поступает на счетчик. Пока число в счетчике не превосходит значение q , выходной сигнал этого счетчика (точка 4) принимает значение «лог. 1», так что коэффициент деления частоты составляет $(N + 1)$. Для последующих $(M - q)$ импульсов выходной сигнал счетчика изменяется на «лог. 0», поэтому коэффициент деления принимает значение N . Когда НКФ заполняет свою емкость, т. е. когда на его вход придет M импульсов с опорного генератора, его выходной импульс переполнения (точка 2) сбрасывает счетчик в исходное состояние и процесс счета начинается вновь.

Таким образом, за M периодов импульсов ОГ проходит q периодов сигнала с частотой $f_{вых} / (N + 1)$ и $(M - q)$ периодов сигнала с частотой $f_{вых} / N$. Это логическое условие выражается следующим равенством:

$$\frac{M}{f_o} = q \frac{N + 1}{f} + (M - q) \frac{N}{f}.$$

Выразив выходную частоту СЧ через входную, получим следующее соотношение:

$$f = \left(N + \frac{q}{M}\right) \cdot f_o.$$

На рис. 2 представлен график изменения фазы выходного сигнала во времени для СЧ с ДДПКД (сплошная линия) и среднее значение частоты (пунктирная линия). Синтезатор частот формирует колебание с заданной средней частотой f в виде последовательности отрезков времени с немного отличающимся интервалом следования: на одном из них выходная частота Nf_o , а на другом – $(N + 1)f_o$.

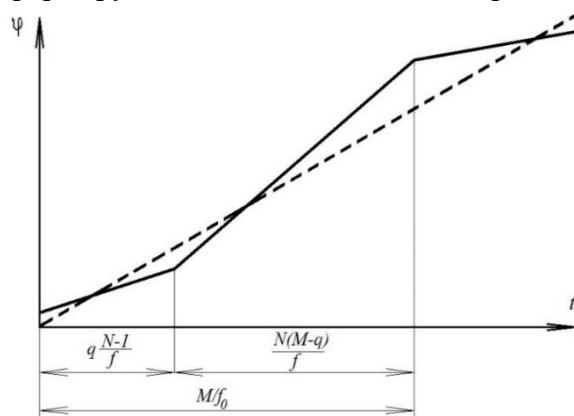


Рис. 2. График изменения фазы выходного сигнала СЧ с ДДПКД

Fig. 2. Diagram of the phase change of the output signal of FS with FVCDD

Используя эту технику формирования дробного коэффициента деления, можно более свободно выбирать частоту работы ИЧФД и получать очень маленький шаг сетки частот СЧ. Однако подобная манипуляция с коэффициентами деления вызовет появление в спектре составляющих (помех дробности), которые невозможно полностью убрать ФНЧ, а значит, заметно ухудшится спектральная чистота выходного сигнала. Если не учитывать сглаживание в ФНЧ, то сигнал СЧ станет частотно-модулированным по закону, соответствующему вариации коэффициента деления.

Уменьшение шумовой составляющей, вносимой ДДПКД, достигается использованием в структуре СЧ корректирующих звеньев, которые компенсируют помехи дробности до приемлемых значений, или рандомизацией переключения коэффициентов деления. Под рандомизацией понимается применение в алгоритме манипуляции коэффициентами деления способа, при котором переключение коэффициентов деления будет происходить случайным или псевдослучайным образом с большей частотой, чем в описанном ДДПКД, сохраняя при этом среднее соотношение долей N и $N + 1$ на некотором интервале. В этом случае спектральная плотность мощности помех дробности распределяется в более широкой полосе частот («оверсэмплинг») или даже смещается в область высоких частот («нойзшейпинг»), что позволяет эффективно устранять эти помехи ФНЧ.

Аналоговые и комбинированные методы компенсации требуют применения прецизионных схем компенсации – цифро-аналогового преобразователя (ЦАП), линий задержек, фазовращателей [9]. Применение сигма-дельта модулятора (СДМ) для управления ДДПКД позволяет обеспечить хорошую технологичность устройства при достаточно высоких потенциальных показателях качества формируемого сигнала.

Синтезатор частот, использующий ДДПКД с СДМ, позволяет использовать все достоинства ДДПКД, обеспечивая при этом приемлемые шумовые характеристики [10].

МОДЕЛИРОВАНИЕ СЧ С ДДПКД

На основе теоретического материала о принципах работы синтезаторов частот с делителем частоты с дробно-переменным коэффициентом деления, представленного в предыдущем разделе, были составлены модели СЧ с блоком ДДПКД, реализованным различными способами, в среде MATLAB (Simulink).

Моделирование проведем для следующих значений частот и коэффициента деления:

В качестве накопителя в блоке ДДПКД используем СДМ 2-го порядка. Принцип работы СДМ заключается в отслеживании величины заданного входного сигнала цифровой следящей системой с обратной связью, работающей по сигналу ошибки квантования входного сигнала [11]. Дискриминатор такой цифровой следящей системы определяет разность между величиной входного дискретного отсчета входного сигнала и его значением после квантования – ошибку квантования.

Цифровая следящая система стремится минимизировать эту ошибку и сформировать на выходе сигнал, среднее значение которого на некотором интервале будет равно значению входного сигнала (таким образом функционирует аналого-цифровой преобразователь с СДМ) [12]. Похожим образом в динамике может быть сформулирована задача слежения за постоянным входным сигналом с дробной частью (дробным коэффициентом деления) в условиях квантования выходного значения до целого (значения делителя N или $N + 1$).

Результат моделирования схемы СЧ с СДМ показан на рис. 4.

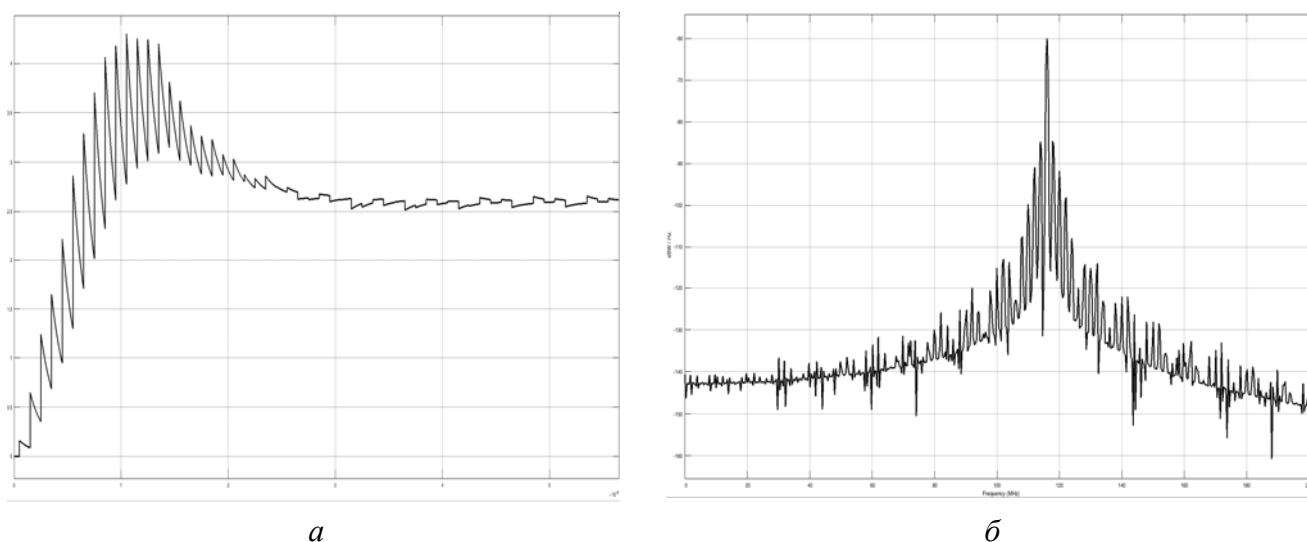
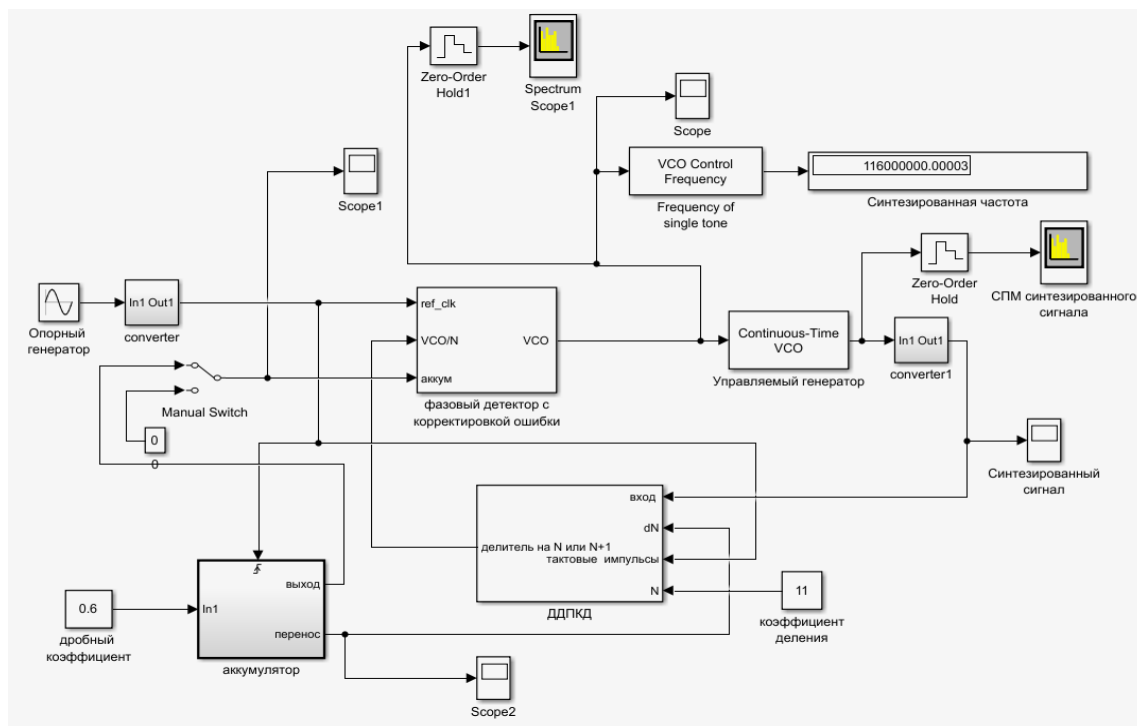
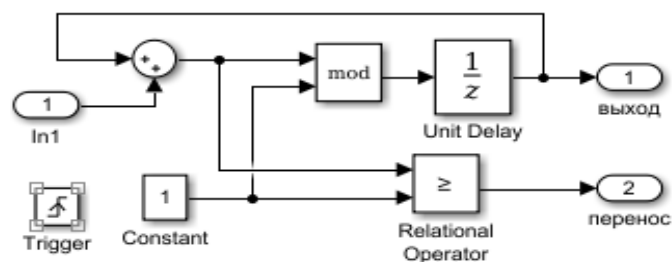


Рис. 4. СЧ с СДМ: а – выход ФНЧ; б – СПМ синтезированной частоты
Fig. 4. FS with SDM: (a) output of low-pass filter, (b) PSD of synthesized frequency

Заменим в модели блок СДМ цифровым накопителем с компенсацией дробной части (рис. 5, а), его принцип работы аналогичен СДМ 1-го порядка.

В структурной схеме на рис. 5, б многобитный сигнал «Выход» – содержимое, а «Перенос» – сигнал переполнения накопителя. Такое переполнение можно рассматривать как результат работы квантователя в аналоговом СДМ.

Значение, сохраненное в накопителе, является по существу интегралом разности (ошибки) между частотой на выходе идеального дробного делителя, определяемой кодом на входе, и частотой на выходе реального делителя, определяемой сигналом с выхода переполнения накопителя. При этом интеграл частотной ошибки является мерой фазовой ошибки. Как и в СЧ с ДДПКД, так и в основе данного метода лежит переключение коэффициента деления по длительности периода времени, но, в отличие от простого ДДПКД, в СЧ с СДМ переключение от одного коэффициента деления к другому происходит по псевдослучайному закону, что обеспечивает подавление побочных составляющих в спектре выходного сигнала.


$$a$$


6

Рис. 5. СЧ с ДДПКД на цифровом накопителе:
 a – имитационная модель СЧ; b – имитационная модель накопителя

Fig. 5. FS with FVCDD on a digital storage device:
 (a) imitation model of FS, (b) imitation model of the storage device

Значение на выходе цифрового накопителя поступает на фазовый детектор для компенсации дробной части коэффициента деления (рис. 6).

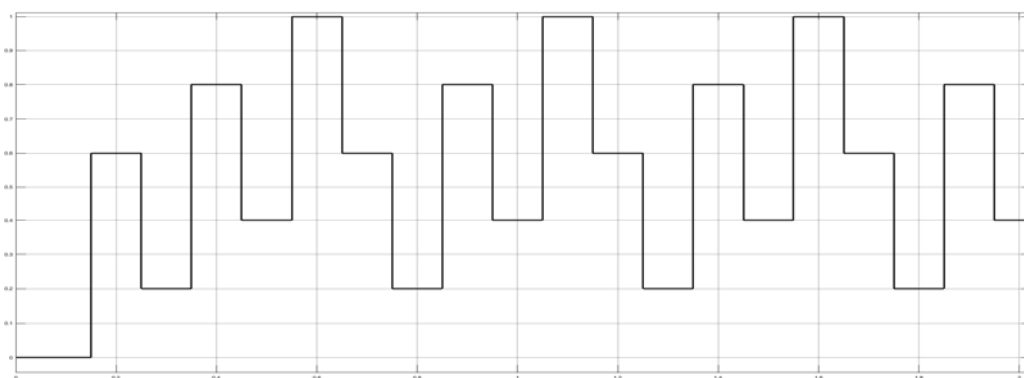


Рис. 6. Сигнал «Выход» цифрового накопителя
Fig. 6. Signal "Exit" of the digital storage device

По результатам моделирования (рис. 7) видно, что среднее значение управляющего напряжения равно $U_{упр} = 2,6$ В.

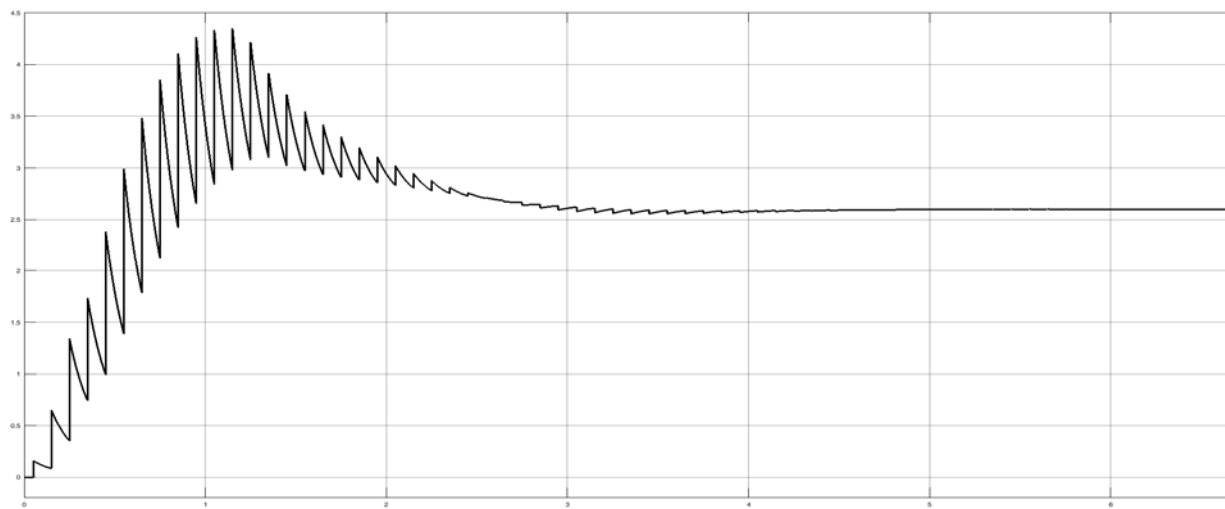


Рис. 7. Выход ФНЧ
Fig. 7. Low Pass Filter exit

Отсюда следует, что выходная частота УГ

$$f_{вых} = f_{с.у.з.} + K_{у.з.} \cdot U_{упр} = 90 + 10 \cdot 2,6 = 116 \text{ МГц},$$

что полностью совпадает с результатом расчета (1).

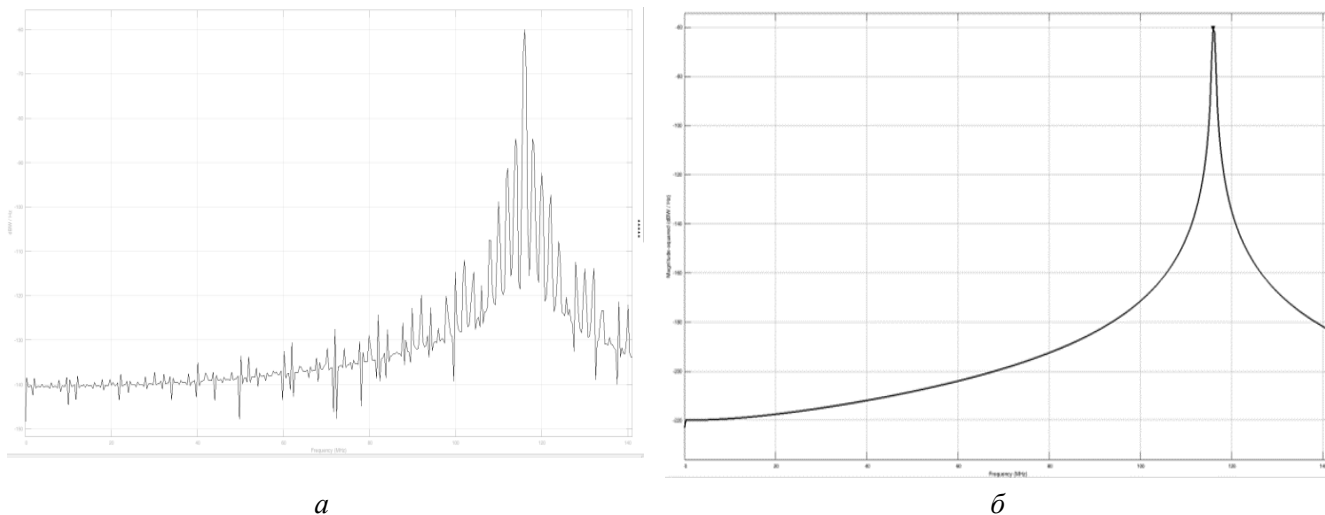


Рис. 8. СПМ СЧ: а – без компенсации; б – с компенсацией
Fig. 8. PSD FS: a) without compensation; b) with compensation

Из сравнения результатов моделирования и спектральных характеристик (рис. 4, 7, 8) СЧ с ДДПКД с компенсацией дробной части и без нее следует, что амплитуда колебания выходного сигнала фильтра уменьшилась, точность отстройки частоты увеличилась, но в то же время длительность переходного процесса увеличилась.

ЗАКЛЮЧЕНИЕ

К основным результатам, полученным в работе, можно отнести анализ существующих методов повышения качества спектральных и динамических характеристик цифровых синтезаторов в заданной полосе частотных отстроек, а также анализ принципов функционирования синтезаторов частот с делителем с дробно-переменным коэффициентом деления, давший возможность предложить структурные схемы соответствующих устройств. Проведенный анализ позволяет осуществить имитационное моделирование синтезаторов частот с делителем с дробно-переменным коэффициентом деления, реализованное различными способами, и провести сравнительный анализ спектральных характеристик полученных моделей.

СПИСОК ЛИТЕРАТУРЫ

1. **Шахтарин Б.И.** Синтезаторы частот. М.: Горячая линия – Телеком, 2007. 128 с.
2. **Белов Л.А.** Формирование стабильных частот и сигналов: учебное пособие. М.: Издательский центр «Академия», 2005. 224 с.
3. **Левин В.А., Малиновский В.Н., Романов С.К.** Синтезаторы частот с системой импульсно-фазовой автоподстройки. М.: Радио и связь, 1989. 232 с.
4. **Kroupa V.** Phase Lock Loops and Frequency Synthesis. 2003. 334 p.
5. **Drucker E.** Model PLL Dynamics and Phase-Noise Performance // Microwaves and RF Magazine. 2000. Pp. 73–82.
6. **Marques A., Steyaert M., Sansen W.** Theory of PLL fractional-N frequency synthesizers // Journal of Wireless Networks. Special issue. VLSI in Wireless Networks, 1997.
7. **Романов С.К., Марков И.А.** Определение помех дробности в синтезаторах частот с системами ФАПЧ, использующих дельта-сигма модуляторы в дробных делителях частоты // Науч.-техн. сб. Теория и техника радиосвязи. Воронеж: Концерн «Созвездие», 2006. Вып. 1. С. 97–102.
8. **Perrott M.H., Trott M.D.** A modeling approach for sigmadelta fractional-N frequency synthesizers allowing straightforward noise analysis // IEEE Journal of solid-state circuits. Vol. 37, No. 8. 2002.
9. **Быков А.А., Сидоркина Ю.А., Ковальчук А.А.** Применение сигма-дельта модуляторов в дробных синтезаторах частоты // Вестник МГТУ им. Н.Э. Баумана. Сер. «Приборостроение». 2011. № 2. С. 77–83.
10. **Шахтарин Б.И., Быков А.А.** Сигма дельта модулятор // Научный Вестник МГТУ ГА. 2010. № 158. С. 156–161.
11. **Голуб В.С.** Сигма-дельта модуляторы и АЦП // Технология и конструирование в электронной аппаратуре. 2003. № 4. С. 25–32.
12. **Махлин А.** Дельта-сигма модуляция: назад в будущее // Компоненты и технологии. 2010. № 11. С. 154–158.

СВЕДЕНИЯ ОБ АВТОРАХ

Шахтарин Борис Ильич, доктор технических наук, профессор, профессор кафедры автономных информационных и управляющих систем Московского государственного технического университета им. Н.Э. Баумана, Shakhtarin@mail.ru.

Качармина Елена Геннадиевна, аспирант кафедры автономных информационных и управляющих систем Московского государственного технического университета им. Н.Э. Баумана, Kacharmine.elena@gmail.com.

Вельтищев Виталий Викторович, кандидат технических наук, доцент Московского государственного технического университета им. Н.Э. Баумана, www.welt@mail.ru.

ANALYSIS OF FRACTIONAL-N FREQUENCY SYNTHESIZERS

Boris I. Shakhtarin¹, Elena G. Kacharina¹, Vitaliy V. Veltishev¹
¹*Bauman Moscow State Technical University (BMSTU), Moscow, Russia*

ABSTRACT

Modern information and control systems cannot be imagined without synchronization subsystems. These are the basic elements that provide tracking of the frequency and phase of reference and information signals, the evaluation of information parameters, and the synthesis of reference and clock signals. Frequency synthesizers (FS) are widely used due to the high speed of frequency setting, a wide range of frequency grids and minimal phase noise in the operating frequency range. Since with the mass appearance of specialized microprocessors and with the improvement of automatic design systems, the feasibility and repeatability of products has become simpler, digital FS are increasingly being used. The most widely used are FS with a frequency divider on digital elements, which serves to convert the signal of a reference oscillator and a controlled generator. For FS using a divisor with an integer division factor in the feedback loop, there are a number of limitations, such as the lower frequency of the FS and the frequency step of the FS. To solve this problem, divisors with fractional-variable division factors in the feedback loop are used, which allow to obtain the required range and the grid frequency step of the FS. The methods of improving the quality of spectral and dynamic characteristics of digital synthesizers in a given band of frequency detuning are analyzed. The principles of the FS operation with a divisor with a fractional-variable fission coefficient are described, and structural schemes are given. The results of imitation simulation in the Simulink system of the software package MATLAB of frequency synthesizers with a divisor with a fractional-variable fission factor implemented in various ways are presented, and a comparative analysis of the spectral characteristics of the obtained models is carried out.

Key words: frequency synthesizer, fractional-N techniques, sigma-delta modulator, quantization, spectral characteristics.

REFERENCES

1. **Shakhtarin B.I.** *Sintezatory chastot* [Frequency synthesizers]. Moscow: Hot line – Telekom, 2007, 128 p. (in Russian)
2. **Belov L. A.** *Formirovanie stabilnykh chastot i signalov. Uchebnoe posobie dlya studentov vysshih uchebnykh zavedeniy* [Formation of stable frequencies and signals. Textbook for students of higher educational institutions]. Moscow: "Academy" Publ. centre, 2005, 224 p. (in Russian)
3. **Levin V.A., Malinovskiy V.N., Romanov S. K.** *Sintezatory chastot s sistemoy impulsno-fazovoy avtopodstroyki* [Frequency synthesizers with a pulse-phase of auto-tuning system]. Moscow: Radio and Communication, 1989, 232 p. (in Russian)
4. **Kroupa V.** Phase Lock Loops and Frequency Synthesis, 2003, 334 p.
5. **Drucker E.** Model PLL Dynamics and Phase-Noise Performance, *Microwaves and RF Magazine*, 2000, pp.73–82.
6. **Marques A., Steyaert M., Sansen W.** (1997) "Theory of PLL fractional-N frequency synthesizers", *Journal of Wireless Networks*, Special issue: VLSI in Wireless Networks.
7. **Romanov S.K., Markov I.A.** *Opredelenie pomekh drobnosti v sintezatorakh chastot s sistemami PLL, ispol'zuyushchikh del'ta-sigma modulyatory v drobnokh delitel'nykh chastotakh* [Determination of interference of fractions in frequency synthesizers with PLL systems using delta-sigma modulators in fractional frequency dividers]. *Nauchno-tehnicheskiiy sbornik "Teoriya i tekhnika radiosvyazi"* [Scientific and technical collection "Theory and communication engineering"]. Voronezh: PLC «Concern «Sozvezdie», 2006, issue1, pp. 97–102. (in Russian)
8. **Perrott M.H., Trott M.D.** A modeling approach for sigmadelta fractional-N frequency synthesizers allowing straightforward noise analysis. *IEEE Journal of solid-state circuits*, 2002, vol. 37, no. 8.

9. Bykov A.A., Sidorkina Yu.A., Kovalchuk A.A. *Primenenie sigma-delta modulyatorov v drobnykh sintezatorakh chastoty* [The use of sigma-delta modulators in fractional frequency synthesizers] // *Vestnik MGTU im. Baumana Seriya "Priborostroyeniye"* [Bulletin of Bauman Moscow State Technical University. Series "Instrument making"], 2011, no. 2, pp. 77-83 (in Russian)

10. Shakhtarin B.I., Byikov A.A. *Sigma-delta modulyator* [Sigma-delta modulator]. Scientific Bulletin of the Moscow State Technical University of Civil Aviation, 2010, no. 158, pp. 156–161. (in Russian)

11. Golub V. S. *Sigma-delta modulyatory i ACP* [Sigma-delta modulators and ADC]. Technology and design in electronic equipment, 2003, no. 4, pp. 25-32 (in Russian)

12. Mahlin A. *Del'ta-sigma modulyaciya: nazad v budushchee* [Delta-sigma modulation: back to the future]. Components and technologies, 2010, no. 11, pp. 154–158 (in Russian)

INFORMATION ABOUT THE AUTHORS

Boris I. Shakhtarin, Doctor of Technical Sciences, Professor, Professor of the Autonomous Information and Control Systems Chair, Bauman Moscow State Technical University, Shakhtarin@mail.ru.

Elena G. Kacharmina, Post-Graduate Student of the Autonomous Information and Control Systems Chair, Bauman Moscow State Technical University, Kacharmina.elena@gmail.com.

Vitaliy V. Veltishev, Candidate of Technical Sciences, Associate Professor, Bauman Moscow State Technical University, wwwwelt@mail.ru.

Поступила в редакцию 11.09.2017
Принята в печать 14.03.2018

Received 11.09.2017
Accepted for publication 14.03.2018